

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年10月21日
Date of Application:

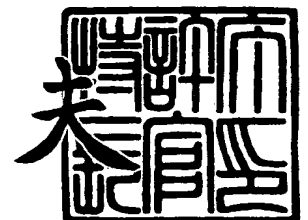
出願番号 特願2002-305673
Application Number:
[ST. 10/C]: [JP2002-305673]

出願人 株式会社半導体エネルギー研究所
Applicant(s):

2003年 8月 4日

特許庁長官
Commissioner,
Japan Patent Office

今井 康夫



【書類名】 特許願

【整理番号】 P006672

【提出日】 平成14年10月21日

【あて先】 特許庁長官 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 小山 潤

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置

【特許請求の範囲】

【請求項 1】

基板上に薄膜トランジスタを有する表示装置において、
前記表示装置はスイッチングレギュレータ制御回路を有し、
前記スイッチングレギュレータ制御回路は前記薄膜トランジスタによって構成されることを特徴とした表示装置。

【請求項 2】

基板上に薄膜トランジスタを有する表示装置において、
前記表示装置はスイッチングレギュレータ制御回路を有し、
前記スイッチングレギュレータ制御回路は前記薄膜トランジスタによって構成され、
前記スイッチングレギュレータ制御回路の出力信号によって、スイッチング素子を駆動し、昇圧もしくは降圧をおこなうことを特徴とした表示装置。

【請求項 3】

基板上に薄膜トランジスタを有する表示装置において、
前記表示装置はスイッチングレギュレータ制御回路と、
スイッチング素子と、
インダクタと、
ダイオードと、
平滑容量とを有し
前記スイッチングレギュレータ制御回路は、前記平滑容量の電圧をフィードバックする電圧フィードバック回路と、前記スイッチング素子のスイッチングデューティを制御するデューティ制御回路を有することを特徴とした表示装置。

【請求項 4】

請求項 3 において、
前記インダクタと、
前記ダイオードと、

前記平滑容量は、F P C 上に実装されていることを特徴とした表示装置。

【請求項 5】

請求項 3 において、

前記インダクタと、

前記ダイオードと、

前記平滑容量は、前記薄膜トランジスタが形成された基板上に実装されていることを特徴とした表示装置。

【請求項 6】

請求項 3 において、

前記スイッチング素子は、薄膜トランジスタで構成されていることを特徴とした表示装置。

【請求項 7】

基板上に薄膜トランジスタを形成した表示装置において、

前記表示装置はスイッチングレギュレータ制御回路を有し、

前記スイッチングレギュレータ制御回路は、

アナログ信号を用いたものであることを特徴とした表示装置。

【請求項 8】

請求項 7 において、

前記スイッチングレギュレータ制御回路は、

基準電圧源と、誤差増幅回路と、三角波発生回路と、P W M コンパレータを有することを特徴とした表示装置。

【請求項 9】

基板上に薄膜トランジスタを形成した表示装置において、

前記表示装置はスイッチングレギュレータ制御回路を有し、

前記スイッチングレギュレータ制御回路は、

デジタル信号を用いたものであることを特徴とした表示装置。

【請求項 1 0】

請求項 9 において、

前記スイッチングレギュレータ制御回路は、

A/D変換回路と、不揮発性メモリと、CPUと、パルス発生回路を有することを特徴とした表示装置。

【請求項 11】

請求項 1 乃至請求項 10 のいずれか一項において、
スイッチングレギュレータ制御回路は基板上に複数個構成されていることを特徴とした表示装置。

【請求項 12】

請求項 1 乃至請求項 10 のいずれか一項において、
前記表示装置は、液晶表示装置であることを特徴とした表示装置。

【請求項 13】

請求項 1 乃至請求項 10 のいずれか一項において、
前記表示装置は、ELを用いた表示装置であることを特徴とした表示装置。

【請求項 14】

請求項 1 乃至請求項 13 のいずれか一項における表示装置を備える電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電源回路を有する表示装置に関し、特にスイッチングレギュレータ制御回路を薄膜トランジスタで形成した表示装置に関する。

【0002】

【従来の技術】

近年、通信技術の進歩に伴って、携帯電話が普及している。今後は更に動画の伝送やより多くの情報伝達が予想される。一方、パーソナルコンピュータもその軽量化によって、モバイル対応の製品が生産されている。電子手帳に始まったPDAと呼ばれる情報端末も多数生産され普及しつつある。また、表示装置の発展により、それらの携帯情報機器のほとんどにはフラットパネルディスプレイが装備されている。

【0003】

また、アクティブマトリクス型の表示装置の中でも、近年、低温ポリシリコン

薄膜トランジスタ（以下薄膜トランジスタをTFTと表記する）を用いた表示装置の製品化が進められている。低温ポリシリコンTFTでは画素だけでなく、画素部の周囲に信号線駆動回路を一体形成することが可能であるため、表示装置の小型化や、高精細化が可能であり、今後はさらに普及が見込まれる。

【0004】

ところが、従来の低温ポリシリコンTFTを用いた表示装置では、映像信号を画素に書き込む回路は内蔵していたが、電源回路などは内蔵されておらず、外付け部品として外部に装着されていた。

一般に携帯情報機器などの携帯用機器は、電源としてリチウムイオン電池を用いることが多い。リチウムイオン電池は通常3.6V程度の直流電圧を出力する電池で、寿命が長い、急速充電が可能、保持特性がよい、安全性が高いなどの理由によって広く使用されている。しかし、液晶や有機ELなどの表示装置に用いる材料を駆動するためには、3.6Vの電圧では不足であり、10V～18V程度の電圧が必要となる。

そこで、従来では、図2に示すように、スイッチングレギュレータをプリント基板上に構成し、駆動に必要な電圧を供給していた。図2は従来のスイッチングレギュレータを備えた携帯情報機器の表示装置周辺の外形図である。基板213上に画素部204、ソース信号線駆動回路202、ゲート信号線駆動回路203を一体形成し、FPC205、対向基板212を装着し、プリント基板206上にスイッチングレギュレータ制御回路207、インダクタ208、スイッチング素子209、ダイオード210、平滑容量211を実装している。

【0005】

スイッチングレギュレータの詳細技術については非特許文献1参照。

【0006】

【非特許文献1】

佐藤守男著、「スイッチング電源設計入門」日刊工業新聞社刊、1998年1月25日

【0007】

【発明が解決しようとする課題】

前述したような従来の低温ポリシリコンTFTを用いた表示装置では、映像信号を画素部に書き込む機能としての回路を有してはいたが、電源回路は外付けになっており、外付け部品の増加や占有面積の増加によるセットサイズの増大を招いていた。

【0008】

【課題を解決するための手段】

以上のような問題を解決するため、本発明者らは、表示装置の基板上のポリシリコンTFTを用いてスイッチングレギュレータ制御回路を内蔵することを考えた。ポリシリコンTFTは、アモルファスTFTと異なり、高い駆動能力を有しているため、スイッチングレギュレータ制御回路も構成することが可能である。

【0009】

以下に本発明の構成を示す。

【0010】

本発明は、
基板上に薄膜トランジスタを有する表示装置において、
前記表示装置はスイッチングレギュレータ制御回路を有し、
前記スイッチングレギュレータ制御回路は前記薄膜トランジスタによって構成されることを特徴としている。

【0011】

本発明は、
基板上に薄膜トランジスタを有する表示装置において、
前記表示装置はスイッチングレギュレータ制御回路を有し、
前記スイッチングレギュレータ制御回路は前記薄膜トランジスタによって構成され、
前記スイッチングレギュレータ制御回路の出力信号によって、スイッチング素子を駆動し、昇圧もしくは降圧をおこなうことを特徴としている。

【0012】

本発明は、
基板上に薄膜トランジスタを有する表示装置において、

前記表示装置はスイッチングレギュレータ制御回路と、
スイッチング素子と、
インダクタと
ダイオードと
平滑容量とを有し

前記スイッチングレギュレータ制御回路は、前記平滑容量の電圧をフィードバックする電圧フィードバック回路と、前記スイッチング素子のスイッチングデューティを制御するデューティ制御回路を有することを特徴としている。

【0013】

本発明は、

上記表示装置において、
前記インダクタと、
前記ダイオードと、
前記平滑容量は、FPC上に実装されていることを特徴としている。

【0014】

上記表示装置において、
前記インダクタと、
前記ダイオードと、
前記平滑容量は、前記薄膜トランジスタが形成された基板上に実装されていることを特徴としている。

【0015】

本発明は、

上記表示装置において、
前記スイッチング素子は、薄膜トランジスタで構成されていることを特徴としている。

【0016】

本発明は、

基板上に薄膜トランジスタを形成した表示装置において、
前記表示装置はスイッチングレギュレータ制御回路を有し、

前記スイッチングレギュレータ制御回路は、
アナログ信号を用いたものであることを特徴とした表示装置。

【0017】

本発明は

上記表示装置において、
前記スイッチングレギュレータ制御回路は、
基準電圧源と、誤差増幅回路と、三角波発生回路と、PWMコンパレータを有
することを特徴としている。

【0018】

本発明は

基板上に薄膜トランジスタを形成した表示装置において、
前記表示装置はスイッチングレギュレータ制御回路を有し、
前記スイッチングレギュレータ制御回路は、
デジタル信号を用いたものであることを特徴としている。

【0019】

本発明は

上記表示装置において、
前記スイッチングレギュレータ制御回路は、
AD変換回路と、不揮発性メモリと、CPUと、パルス発生回路を有すること
を特徴としている。

【0020】

本発明は、

上記表示装置において、
スイッチングレギュレータ制御回路は基板上に複数個構成されていることを特徴
としている。

【0021】

本発明は

上記表示装置において、
前記表示装置は、液晶表示装置であることを特徴としている。

【0022】

本発明は、

上記表示装置において、

前記表示装置は、ELを用いた表示装置であることを特徴としている。

【0023】

本発明は、上記の表示装置を使用した電子機器である。

【0024】

以上によって、スイッチングレギュレータ制御回路の表示装置への内蔵化が達成でき、小型かつ軽量の電子機器を実現することができる。

【0025】**【発明の実施の形態】**

以下、本発明の実施形態を、図面を用いて説明する。

【0026】

図1に本発明の表示装置の外形図を示す。本発明の表示装置101は、図1に示すように、基板112上に、画素部104、ソース信号線駆動回路102、ゲート信号線駆動回路103、スイッチングレギュレータ制御回路105をTFTで一体形成し、その上に、対向基板111を設置している。また、FPC106上には、インダクタ107、スイッチング素子108、ダイオード109、平滑コンデンサ110を有している。ここではこれらの素子をFPCに実装したが、FPC上には限定されず、基板112上、または基板111上、もしくは他の基板上であっても良い。また、スイッチング素子はその電流が少ない場合にはTFTで形成することも可能である。ここで、基板はガラス基板、プラスチック基板、ステンレス基板、シリコン基板などを使用することができる。

【0027】

このように、表示装置上に、スイッチングレギュレータ制御回路を一体形成することによって、従来の携帯情報装置において、課題であった携帯情報装置の小型軽量化という問題を解決することが可能になる。

【0028】

図3は本発明に用いるスイッチングレギュレータ制御回路のブロック図である

。図3では基板300上に本発明のスイッチングレギュレータ制御回路301、ドライバ回路304が形成されている。図3には図示していないが、画素部や他の画像処理回路が同一基板上に形成されていてもかまわない。

【0029】

スイッチングレギュレータ制御回路301は電圧フィードバック回路302およびデューティ制御回路303の2つのブロックから構成されている。電圧フィードバック回路302はスイッチングレギュレータの出力電圧を入力し、その電圧に応じた信号をデューティ制御回路303に出力する。デューティ制御回路303は電圧フィードバック回路の信号に応じて、デューティを変化させたパルスを出力する。スイッチング素子306はデューティ制御回路303の出力パルスによってスイッチングをおこなう。スイッチング素子は図3ではNPNバイポーラトランジスタで表記しているが、MOSトランジスタの使用も可能であるし、極性を変えることも可能である。スイッチング素子がオンしている時間が長いほどインダクタ305に蓄積されるエネルギーが大きく、スイッチング素子306がオフしているときにダイオード307を介して平滑容量308への充電能力が大きくなる。

【0030】

スイッチングレギュレータの出力電圧（平滑容量308の電圧）が低下すると、電圧フィードバック回路302に入力される電圧が低下する。電圧フィードバック回路302はそのときに、デューティ制御回路303がデューティをあげるような信号を出力する。デューティ制御回路303はそれを受けて、スイッチング素子306を高いデューティで駆動する。それによって、インダクタ305にはエネルギーがより高く蓄積され、平滑容量の電圧を上げるように動作する。

【0031】

一方、スイッチングレギュレータの出力電圧（平滑容量308の電圧）が上昇すると、電圧フィードバック回路302に入力される電圧が上昇する。電圧フィードバック回路302はそのときに、デューティ制御回路303がデューティを下げるような信号を出力する。デューティ制御回路303はそれを受けて、スイッチング素子306を低いデューティで駆動する。それによって、インダクタ3

05にはエネルギーがより低く蓄積され、平滑容量の電圧を下げるように動作する。

【0032】

このようにして、スイッチングレギュレータの出力電圧は一定の電圧を保つことができる。たとえば3.6Vのリチウムイオン電池で構成された外部電源電圧を本発明によって16Vに昇圧し、ドライバ回路304の電源電圧として使用することが可能である。

また、以下に説明するが電圧フィードバック回路およびデューティ制御回路はアナログ、デジタルいずれの方式でも実現が可能である。以下の実施例において、それらを説明する。

【0033】

【実施例】

(実施例1)

図4にアナログ方式のスイッチングレギュレータ制御回路のブロック図を示す。図4に示したスイッチングレギュレータ制御回路は電圧フィードバック回路403がアッテネータ404と誤差増幅回路405から構成され、デューティ制御回路402が三角波発生回路407とPWMコンパレータ406から構成される。スイッチングレギュレータ出力電圧はアッテネータ404によって分圧される。アッテネータ404はなくとも良い。アッテネータ404で分圧された電圧は片側の入力を基準電圧に接続した誤差増幅回路のもう片側の入力に入る。ここで基準電圧と比較され差分が増幅される。PWMコンパレータ406は誤差増幅回路405の出力と三角波の比較を行い、誤差増幅回路405の出力が大きい場合はデューティが大きいパルスを出力する。これによって、前述したようにインダクタのエネルギー蓄積量が増加し、スイッチングレギュレータの出力電圧は上昇する。したがって、アッテネータ404の出力電圧も上昇し、基準電圧の値に近づく。誤差増幅回路の出力が小さい場合には以上と逆の動作がおり、やはり、アッテネータ404の出力は基準電圧に近づく。

アッテネータ404のアッテネート比が4:1であれば、スイッチングレギュレータの出力電圧は基準電圧の4倍となる。この値は任意に設定できる。

以上のようにして、本発明のアナログ方式のスイッチングレギュレータ制御回路は動作する。

【0034】

(実施例2)

上述したような、アナログ方式のスイッチングレギュレータ制御回路においては、誤差増幅回路、PWMコンパレータをオペアンプ回路で構成することが多い。図5はTFTを用いて、オペアンプ回路を作成した場合の等価回路図である。このオペアンプは、TFT501、502で構成される差動回路、TFT503、TFT504で構成されるカレントミラー回路、TFT505、TFT509で構成される定電流源、TFT506で構成されるソース接地回路、TFT507、TFT508で構成されるアイドリング回路、TFT510、TFT511で構成されるソースフォロワ回路、位相補償コンデンサ512より成り立っている。

【0035】

以下に、図5のオペアンプ回路の動作を説明する。非反転端子に+信号が入力されると、差動回路を構成するTFTのソースにはTFT505で構成される定電流源が接続されているため、TFT501のドレイン電流がTFT502のドレイン電流より大きくなり、TFT503のドレイン電流は、TFT504とTFT503がカレントミラー回路を構成するため、TFT502のドレイン電流と同じになり、TFT503のドレイン電流とTFT501のドレイン電流の差電流によって、TFT506のゲート電位は低下する方向に変化する。TFT506はP型TFTであるので、TFT506のゲート電位が下がると、TFT506はよりオンする方向に動作し、ドレイン電流が増加する。よって、TFT510のゲート電位は上昇し、それに伴い、TFT510のソース電位すなわち、出力端子も上昇する。

【0036】

また、非反転入力端子に-信号が入力されると、TFT501のドレイン電流がTFT502のドレイン電流より小さくなり、TFT503のドレイン電流は、TFT502のドレイン電流と同じであるため、TFT503のドレイン電流と

TFT501の差電流によって、TFT506のゲート電位は上昇する方向に変化する。TFT506はP型TFTであるので、TFT506のゲート電位が上がると、TFT506はオフする方向に動作し、ドレイン電流が減少する。よって、TFT510のゲート電位は低下し、それに伴い、TFT510のソース電位すなわち、出力端子も低下する。このように非反転入力端子の信号と同相の信号が、出力端子より出力される。

【0037】

反転入力端子に+信号が入力されると、TFT501のドレイン電流がTFT502のドレイン電流より小さくなり、TFT503のドレイン電流は、TFT502のドレイン電流と同じであるため、TFT503のドレイン電流とTFT501の差電流によって、TFT506のゲート電位は上昇する方向に変化する。TFT506はP型TFTであるので、TFT506のゲート電位が上がると、TFT506はオフする方向に動作し、ドレイン電流が減少する。よって、TFT510のゲート電位は低下し、それに伴い、TFT510のソース電位すなわち、出力端子も低下する。

【0038】

また、反転入力端子に-信号が入力されると、TFT501のドレイン電流がTFT502のドレイン電流より大きくなり、TFT503のドレイン電流は、TFT502のドレイン電流と同じであるため、TFT503のドレイン電流とTFT501のドレイン電流の差電流によって、TFT506のゲート電位は低下する方向に変化する。TFT506はP型TFTであるので、TFT506のゲート電位が下がると、TFT506はよりオンする方向に動作し、ドレイン電流が増加する。よって、TFT510のゲート電位は上昇し、それに伴い、TFT510のソース電位すなわち、出力端子も上昇する。このようにして、反転入力端子の信号と逆相の信号が出力端子より出力される。

【0039】

この例では、差動回路をNchTFT、カレントミラー回路をPchTFTで作成しているが、本発明では、それには限定されず逆であっても良い。また、回路形式もこのような回路接続には限定されることはなく、オペアンプ回路として

の機能を満たすものであれば使用可能である。

また、本実施例は前述した実施例 1 と組み合わせて使用することが可能である。

【0040】

(実施例 3)

図 6 は T F T で三角波発生回路を実現した例である。以下にその動作を説明する。まず、T F T 607、608 で構成される差動回路において、どちらか一方の T F T に電流が流れているとする。最初に T F T 607 のゲート電位が T F T 608 のゲート電位より高いとする。定電流 620 で決まる電流は T F T 607、602 に流れる。T F T 601 と T F T 602 はカレントミラー回路を構成しているため、T F T 601 にも同じ電流が流れる。T F T 608 はオフしているため、T F T 604、603 で構成されるカレントミラー回路、T F T 606、605 で構成されるカレントミラー回路もオフしている。よって、抵抗 622 には T F T 601 から流れ込んだ電流によって、T F T 607 のゲート電位は基準電源 623 の電圧に、 IR （電流源 620 の電流を I 、抵抗 622 の抵抗値を R とする）を加えた電圧となる。

【0041】

一方、T F T 615、616 で構成される差動回路はそれぞれのゲートが T F T 608、607 のゲートに接続されているので、T F T 616 がオン、T F T 615 がオフとなる。したがって、電流源 619 の電流は T F T 611、T F T 616 を介して流れることになる。T F T 615 がオフであるので、T F T 609、610 で構成されるカレントミラー回路、T F T 613、614 で構成されるカレントミラー回路もオフとなる。T F T 612 には電流源 619 と同じだけの電流が流れ、容量 621 を充電していく。容量には T F T 617 によって構成されるソースフォロワが接続され、その出力が T F T 608、615 のゲートに接続される。容量 621 の電位が低い場合には、差動回路の状態は変化しないが、容量への充電が進み、電位が上昇し、T F T 607、616 のゲート電位を T F T 608、615 のゲート電位が超えると、オンオフが入れ替わる。

【0042】

TFT607のゲート電位がTFT608のゲート電位より低くなったとする。定電流620で決まる電流はTFT608、604に流れる。TFT603とTFT604はカレントミラー回路を構成しているため、TFT603にも同じ電流が流れる。同様にTFT605、606はカレントミラー回路であるため定電流620と等しい電流がTFT605に流れる。TFT607はオフしているため、TFT602、601で構成されるカレントミラー回路もオフしている。よって、抵抗622にはTFT605に引き込まれる電流によって、TFT607のゲート電位は基準電源623の電圧に、 IR （電流源620の電流を I 、抵抗622の抵抗値を R とする）を引いた電位となる。

【0043】

一方、TFT615、616で構成される差動回路はそれぞれのゲートがTFT608、607のゲートに接続されているので、TFT616がオフ、TFT615がオンとなる。したがって、電流源619の電流はTFT609、TFT615を介して流れることになる。TFT616がオフであるので、TFT611、612で構成されるカレントミラー回路もオフとなる。TFT610には電流源619と同じだけの電流が流れ、TFT613、614で構成されるカレントミラー回路を介して容量621を放電していく。容量にはTFT617によって構成されるソースフォロワが接続され、その出力がTFT608、615のゲートに接続される。容量621の電位が高い場合には、差動回路の状態は変化しないが、容量への放電が進み、電位が降下し、TFT607、616のゲート電位をTFT608、615のゲート電位が下回ると、オンオフが入れ替わる。その後これを繰り返す。

【0044】

このようにして、この回路は振幅が $2IR$ の電圧で発振することとなる。容量621およびソースフォロワの出力電圧は、容量の電荷を定電流で充放電するので、電位が時間に対して直線的に変化し、三角波を得ることができる。本実施例は実施例1および2と組み合わせて使用することができる。

【0045】

(実施例4)

図7はデジタル方式のスイッチングレギュレータ制御回路701を示したものである。電圧フィードバック回路703はAD変換回路706、CPU705、不揮発性メモリ704によって構成されている。不揮発性メモリ704には必要なスイッチングレギュレータ電圧値に対応するデータが記憶されている。スイッチングレギュレータ出力電圧はまずAD変換回路706で、アナログからデジタルに変換される。CPU705は不揮発性メモリ704から、求める電圧に相当するデータを呼び出し、そのデータとAD変換回路のデータを比較し、AD変換回路706の出力電圧が低ければ、デューティをあげるような指令をパルス発生回路707に出し、AD変換回路の出力電圧が高ければ、デューティを下げるような指令をパルス発生回路707に出す。

【0046】

図8はパルス発生回路707の内部構成を示したものである。図8においては、カウンタ回路801、ラッチ回路802、EXOR回路803～806、AND回路807、NAND808、809で構成されるラッチ回路によって構成されている。まずCPUから、ある特定のデューティをあらわすデータが送られ、ラッチ回路802にラッチされる。ここでは4ビットを例にとり説明するが4ビットに限定するものではない。一方でクロックはカウンタ回路801に入力され、カウントがされていく。ここでカウンタ回路、ラッチ回路は公知の回路を使用可能であり、特に限定されない。

【0047】

図11にカウンタ出力とクロックの関連を示す。カウントが進んでいき、ラッチ回路にラッチされているデータとすべてのビットにおいて一致すると、EXORの出力はすべてハイになりANDの出力がハイになる。するとNAND808、809で構成されるラッチ回路のパルス回路出力はハイからロウに変わる。(カウンタが一周回ったときにリセットをかけ再度ハイにする。)図11ではラッチ回路の出力が1001の時に変化が起こる。ここでCPUから出力されるデータを0001とすればパルス回路出力がハイとなるのは最初のみとなり、デューティは1/16となる。またCPUから出力されるデータが1110となればデューティは14/16となる。

【0048】

このようにして、CPUから送られるデータを変えることにより、デューティを変化させることが可能になる。すなわち、スイッチングレギュレータ出力電圧が期待する値より小さい場合、CPUはパルス発生回路に送るデータをカウントアップして、デューティを上げ、電圧を上げることができる。また、スイッチングレギュレータ出力電圧が期待値より大きい場合は、CPUはパルス発生回路に送るデータをカウントダウンして、デューティを下げ、電圧を下げるができる。

図7、図8に示したように、デジタル方式スイッチングレギュレータ制御回路は動作することができる。ここでは上記の回路で説明を行ったが、回路構成は上記に限定されない。

【0049】**(実施例5)**

本発明のスイッチングレギュレータ制御回路はひとつの表示装置中に複数用いることが可能である。図9は本発明を3回路採用した例である。スイッチングレギュレータの電圧は内部の回路定数を帰ることによって、それぞれ異なるようにすることが可能である。EL表示装置などでは、RGBそれぞれのEL素子によって、必要な駆動電圧が異なるため、それぞれ個別な電源が必要である。

図9では基板922上に、画素部904、ソース信号線駆動回路902、ゲート信号線駆動回路903、スイッチングレギュレータ制御回路905、906、907を一体形成し、FPC908上にインダクタ909、913、917、スイッチング素子910、914、918、ダイオード911、915、919、平滑容量912、916、920を配置している。インダクタ、スイッチング素子、ダイオード、平滑容量はFPC上でなく基板上に設置してもよい。また、スイッチング素子はTFTで構成しても良い。

【0050】

また、複数の信号線駆動回路やその他の回路を有し、それぞれの回路に複数のスイッチングレギュレータより異なる電圧を供給しても良い。

【0051】

(実施例 6)

図 1 0 は本発明のスイッチングレギュレータ制御回路を表示部とは異なる基板上に形成し、表示基板に貼り付けたものである。ここでスイッチングレギュレータ制御回路を形成した基板と表示基板は同じ材質によってできているものとする。このような構成をすることによって、以下の 2 つの利点が得られる。

基板の種類が同じなので、熱膨張係数の違いなどによって、クラックが発生するなどの信頼性悪化を防止できる。また、表示基板とスイッチングレギュレータ制御回路基板を別に製造できるため、表示基板はデザインルールのゆるい露光装置で、スイッチングレギュレータ制御回路基板はデザインルールの厳しい露光装置で製造が可能であり、スイッチングレギュレータ制御回路基板の面積縮小を行うことができる。

【 0 0 5 2 】

図 1 0 では基板 1 0 1 2 上に、画素部 1 0 0 4、ソース信号線駆動回路 1 0 0 2、ゲート信号線駆動回路 1 0 0 3 を一体形成し、スイッチングレギュレータ制御回路 1 0 0 5 を基板 1 0 1 2 と同一材質の基板で形成し、装着する。F P C 1 0 0 6 上にインダクタ 1 0 0 7、スイッチング素子 1 0 0 8、ダイオード 1 0 0 9、平滑容量 1 0 1 0 を配置している。インダクタ、スイッチング素子、ダイオード、平滑容量は F P C 上でなく基板上に設置してもよい。また、スイッチング素子は T F T で構成しても良い。

【 0 0 5 3 】

また、本実施例は前述した実施例と組み合わせて使用することが可能である。

【 0 0 5 4 】**(実施例 7)**

以上のようにして作製される表示装置は各種電子機器の表示部として用いることができる。以下に、本発明を用いて形成された表示装置を表示媒体として組み込んだ電子機器について説明する。

【 0 0 5 5 】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、ゲーム機、カーナビゲーション、パ

ーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図12に示す。

【0056】

図12（A）はデジタルカメラであり、本体3101、表示部3102、受像部3103、操作キー3104、外部接続ポート3105、シャッター3106等を含む。本発明の表示装置はカメラの表示部3102に用いることができる。

【0057】

図12（B）はノートパソコンであり、本体3201、筐体3202、表示部3203、キーボード3204、外部接続ポート3205、ポインティングマウス3206等を含む。本発明の表示装置は表示部3203に使用することができる。

【0058】

図12（C）は携帯情報端末であり、本体3301、表示部3302、スイッチ3303、操作キー3304、赤外線ポート3305等を含む。本発明の表示装置は表示部3302に使用することができる。

【0059】

図12（D）は記録媒体を備えた画像再生装置（具体的にはDVD再生装置）であり、本体3401、筐体3402、記録媒体（CD、LDまたはDVD等）読込部3405、操作スイッチ3406、表示部（a）3403、表示部（b）3404等を含む。表示部Aは主として画像情報を表示し、表示部Bは主として文字情報を表示するが、本発明の表示装置は記録媒体を備えた画像再生装置の表示部（a）、（b）に用いることができる。なお、記録媒体を備えた画像再生装置としては、CD再生装置、ゲーム機器などに本発明を用いることができる。

【0060】

図12（E）は折りたたみ式携帯表示装置であり、本体3501に本発明を用いた表示部3502を装着することができる。

【0061】

図12（F）はビデオカメラであり、本体3601は、表示部3602、筐体3603、外部接続ポート3604、リモコン受信部3605、受像部3606

、バッテリー 3 6 0 7、音声入力部 3 6 0 8、接眼部 3 6 0 9、操作キー 3 6 1 0 などを含む。本発明の表示装置は表示部 3 6 0 2 に用いることができる。

【 0 0 6 2 】

図 1 2 (G) は携帯電話であり、本体 3 7 0 1 は、筐体 3 7 0 2、表示部 3 7 0 3、音声入力部 3 7 0 4、アンテナ 3 7 0 5、操作キー 3 7 0 6、外部接続ポート 3 7 0 7 などを含む。本発明の表示装置を表示部 3 7 0 3 に用いることができる。

【 0 0 6 3 】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例 1 ～ 6 のどのような組み合わせからなる構成を用いても実現することができる。

【 0 0 6 4 】

【発明の効果】

従来の携帯情報機器では、スイッチングレギュレータ制御回路の縮小が困難であり、携帯情報機器の大きさを小さくすることができていなかった。

【 0 0 6 5 】

本発明は、スイッチングレギュレータ制御回路を T F T 基板上に、T F T を用いて一体形成することによって、体積の小さな表示装置を実現した。本発明によって、携帯情報機器の小型軽量化が可能となった。

【図面の簡単な説明】

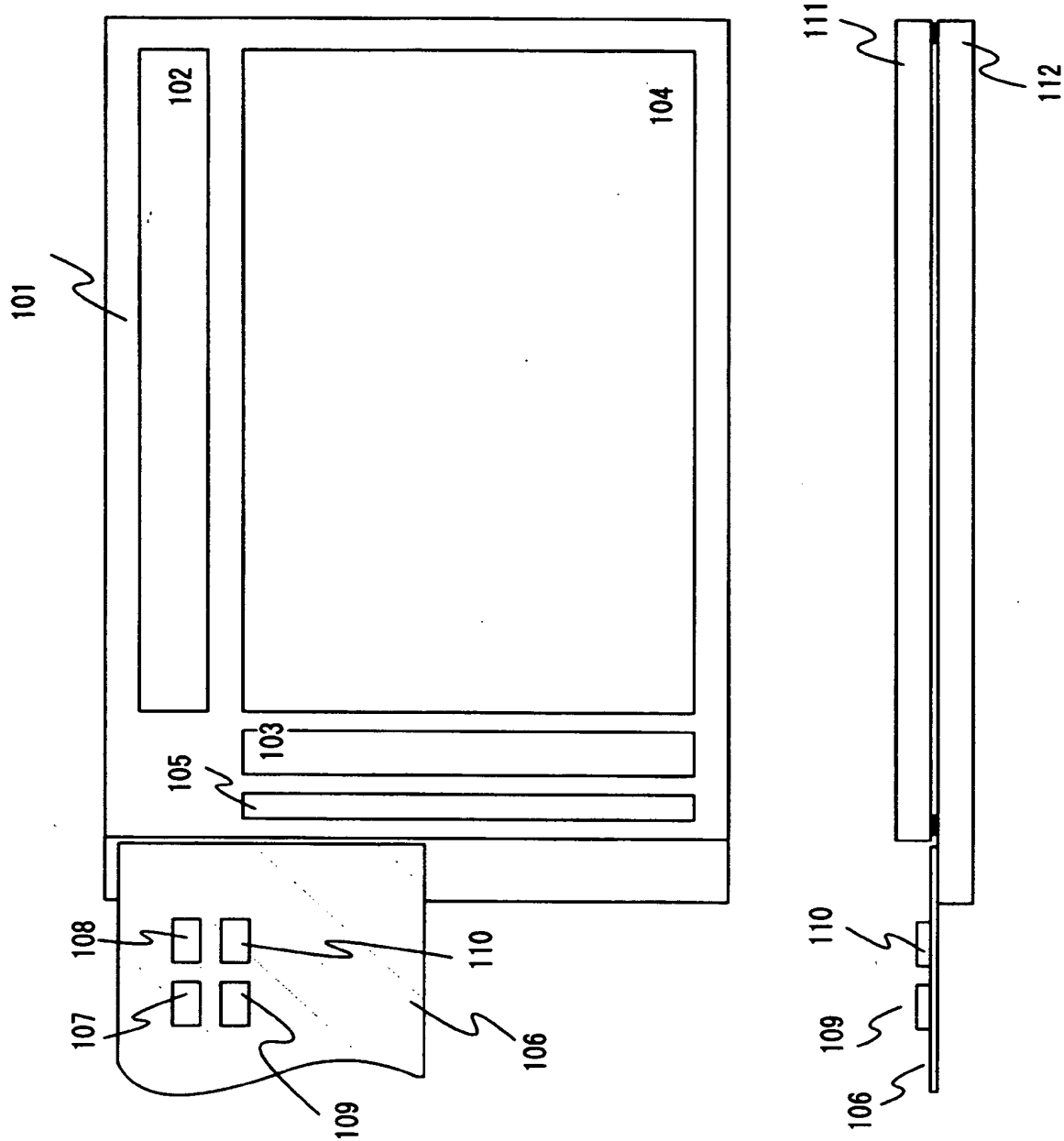
- 【図 1】 本発明の表示装置の外形図。
- 【図 2】 従来の表示装置の外形図。
- 【図 3】 本発明のスイッチングレギュレータ制御回路のブロック図。
- 【図 4】 本発明のアナログスイッチングレギュレータ制御回路の図。
- 【図 5】 本発明のオペアンプ回路の等価回路図。
- 【図 6】 本発明の三角波発生回路の等価回路図
- 【図 7】 本発明のデジタルスイッチングレギュレータ制御回路の図。
- 【図 8】 本発明のパルス発生回路の図。
- 【図 9】 本発明の E L 表示装置に本発明を応用した図。

- 【図 1 0】 本発明の表示装置の外形図。
- 【図 1 1】 本発明のパルス発生回路のタイミングチャート図。
- 【図 1 2】 本発明の表示装置を用いた電子機器の図。

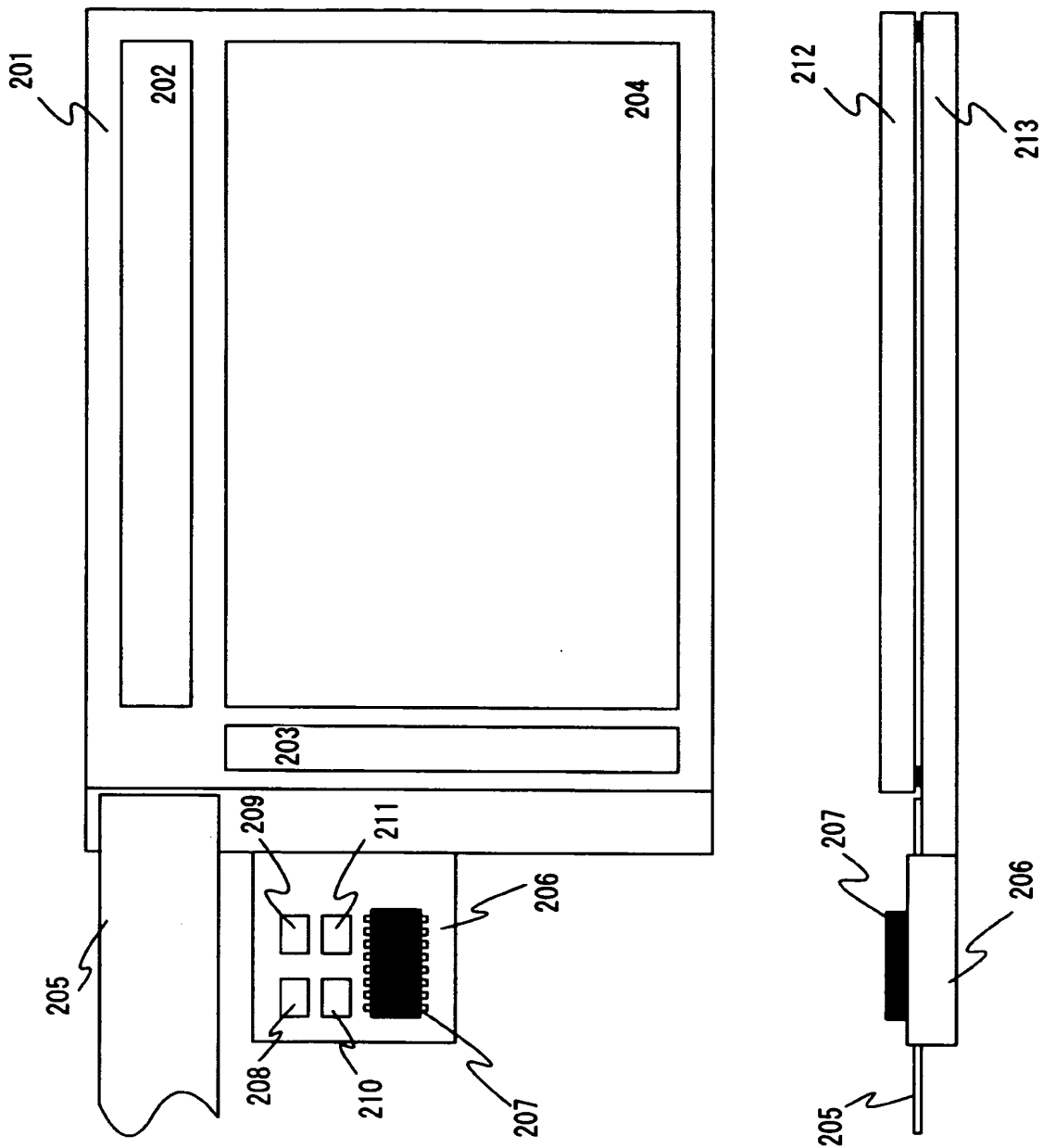
【書類名】

図面

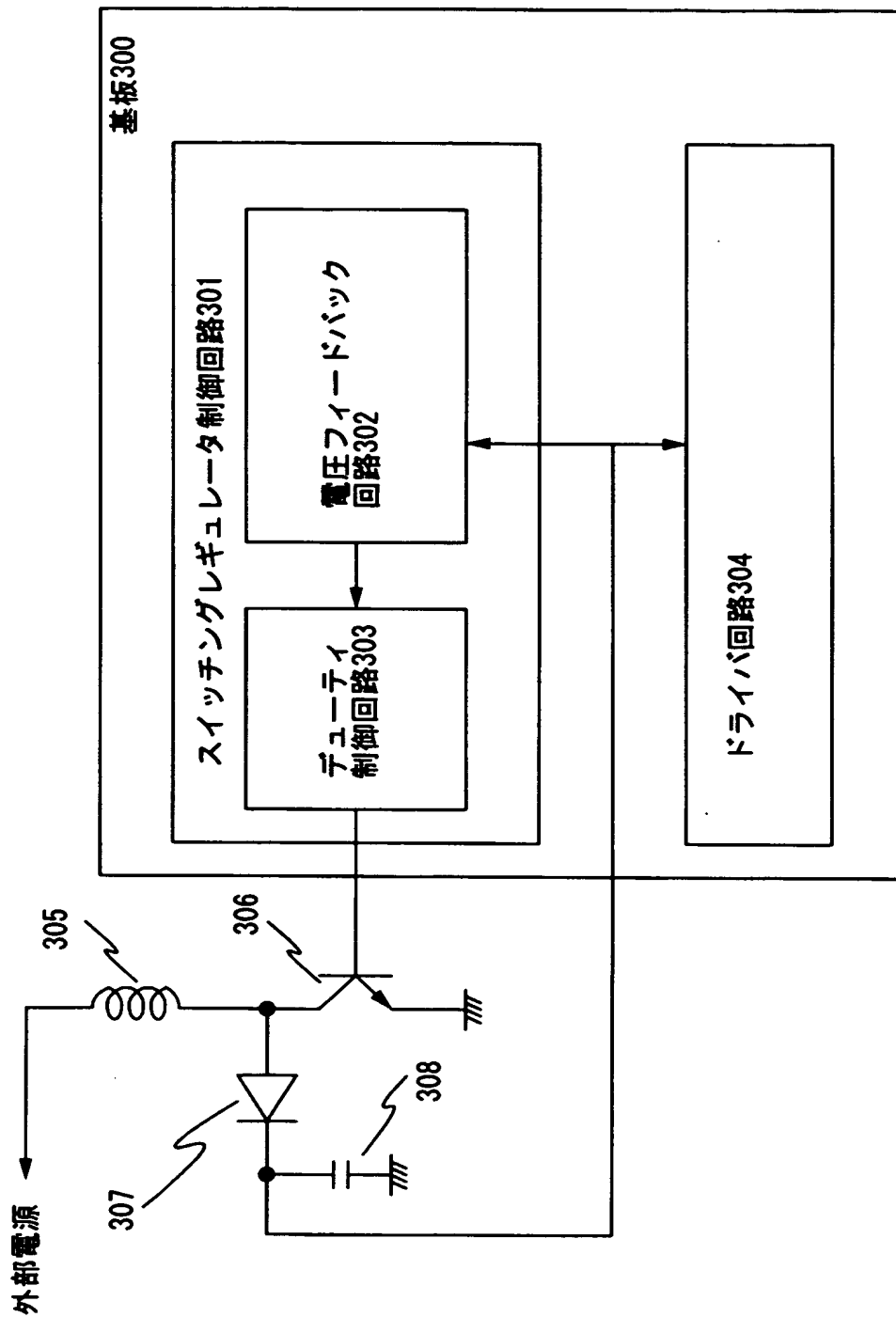
【図 1】



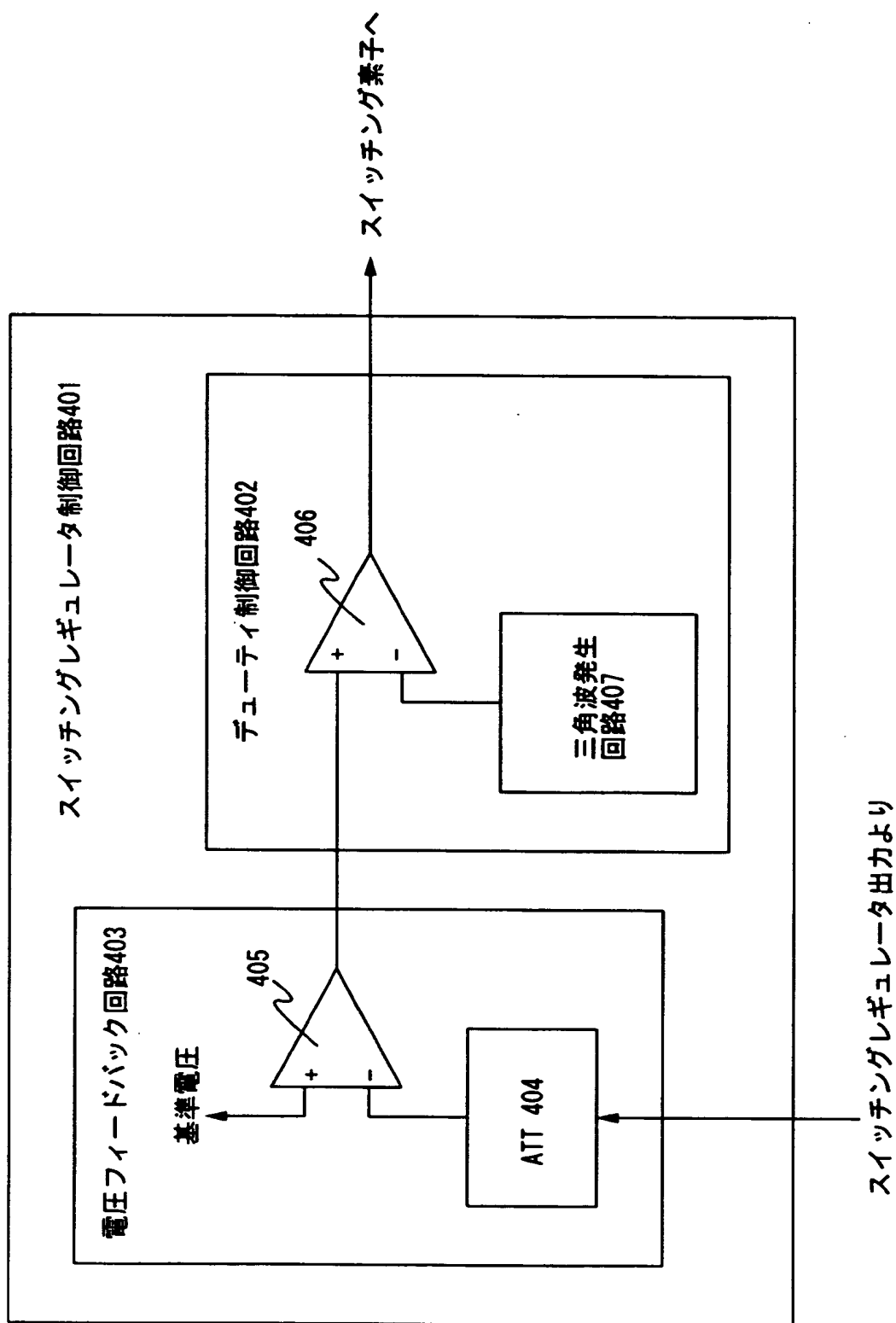
【図 2】



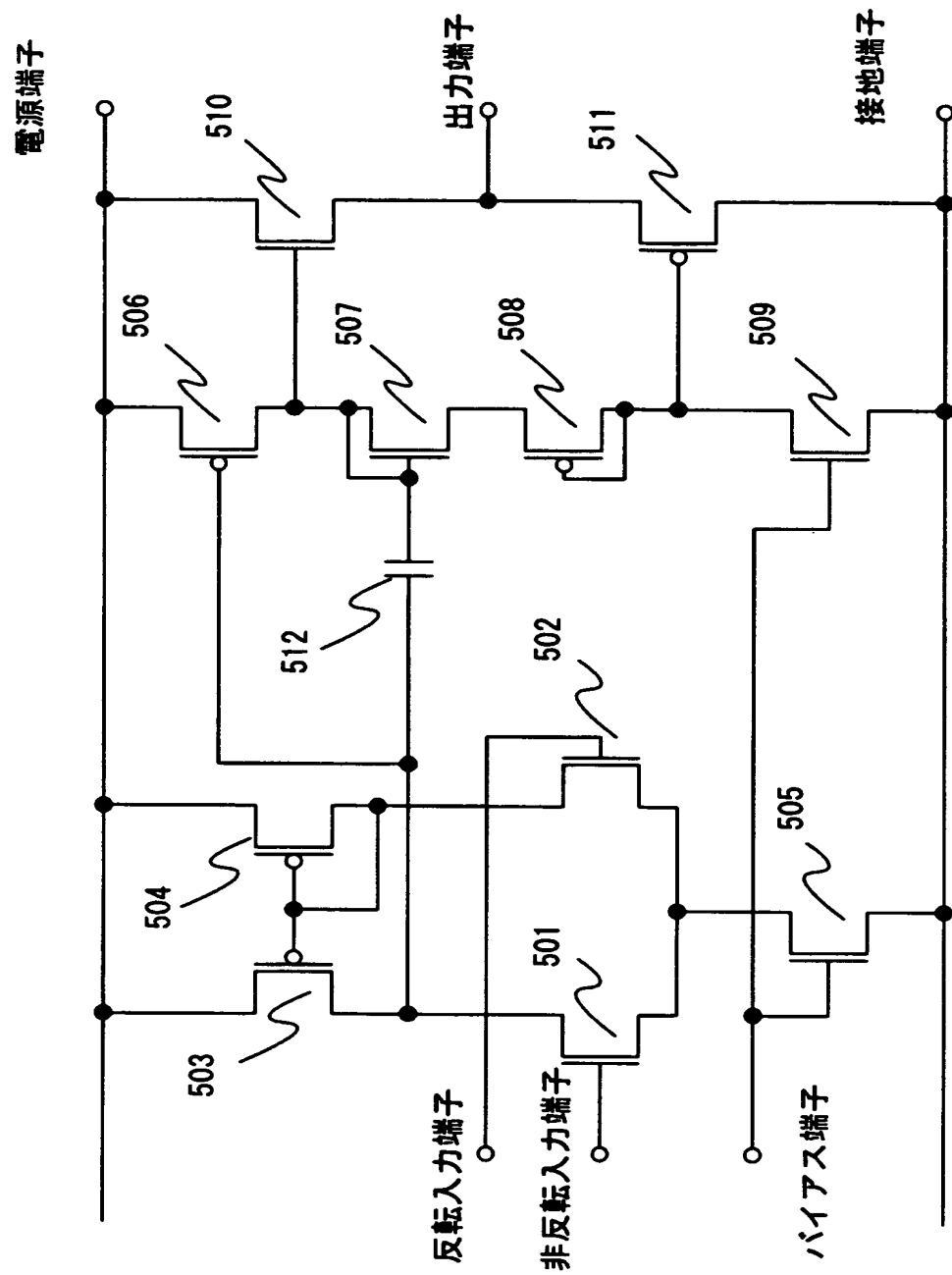
【図 3】



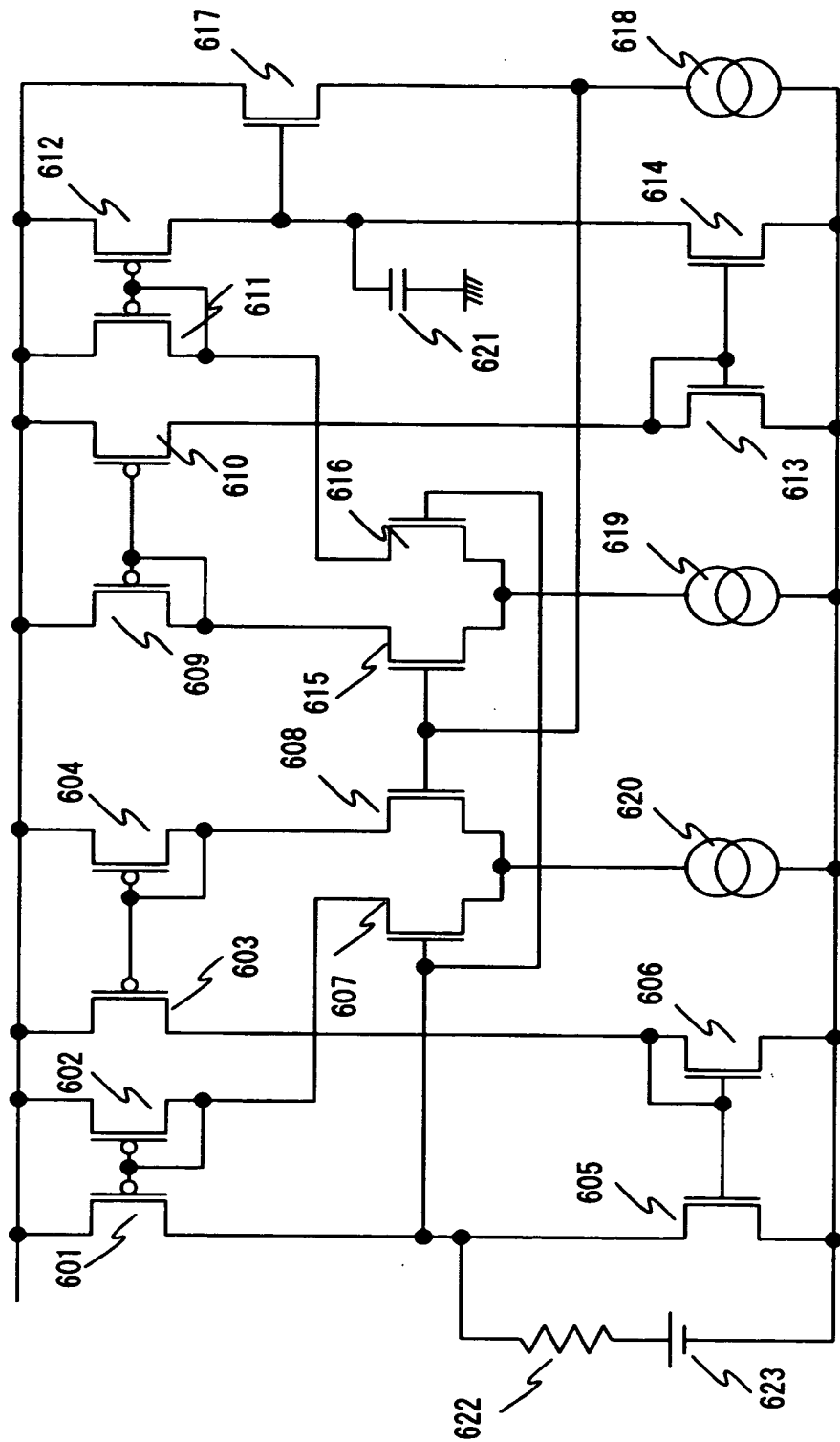
【図 4】



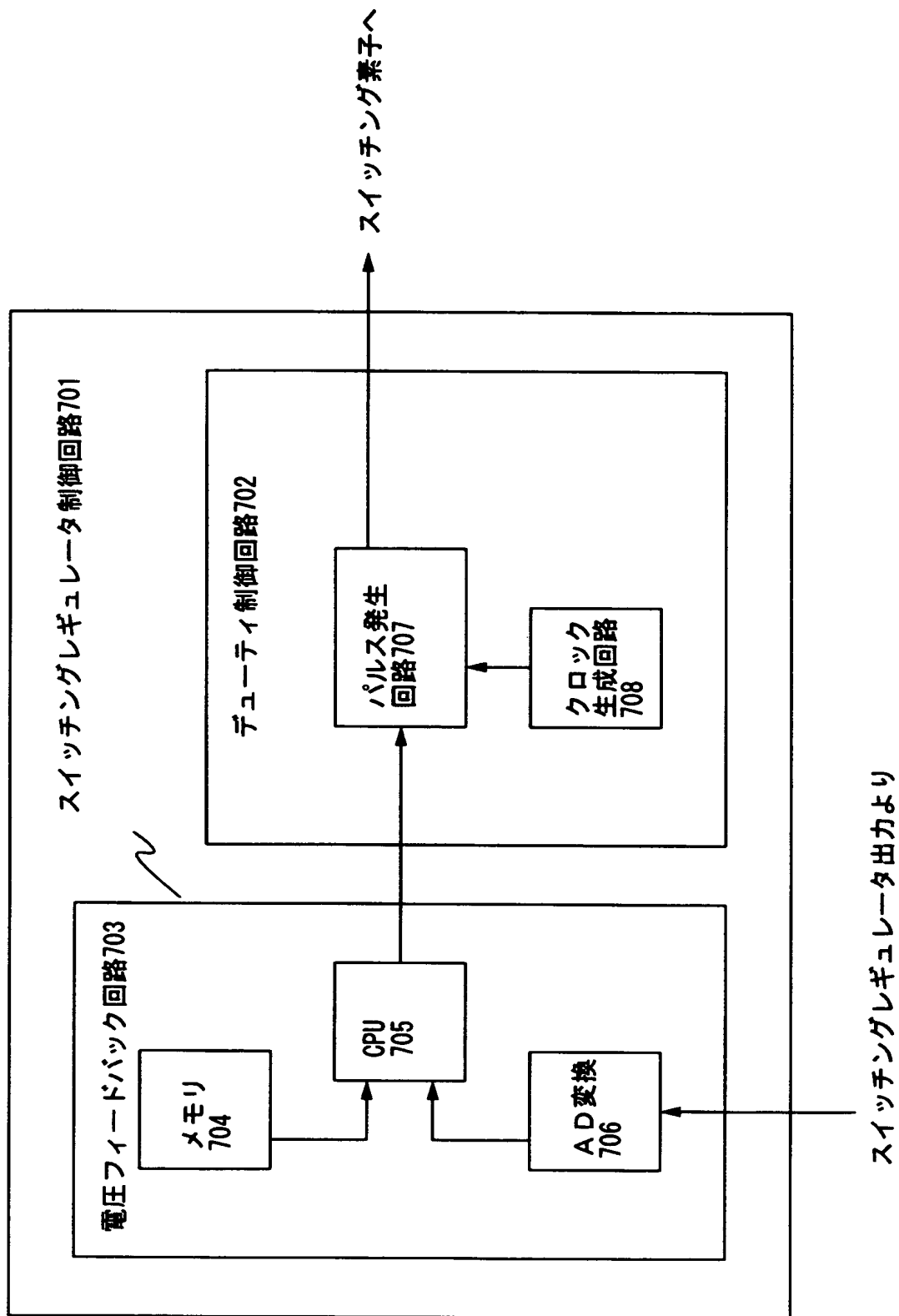
【図 5】



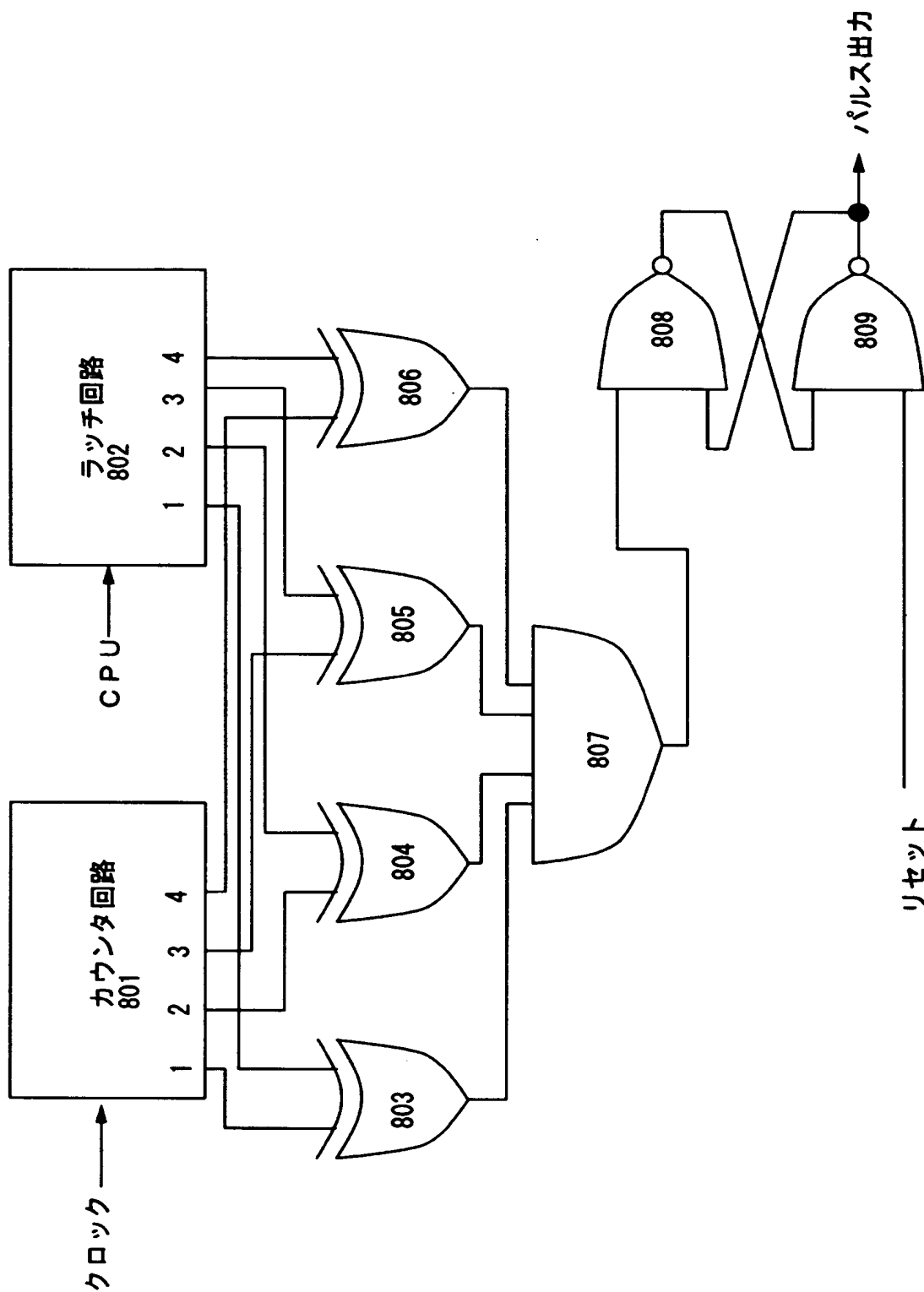
【図 6】



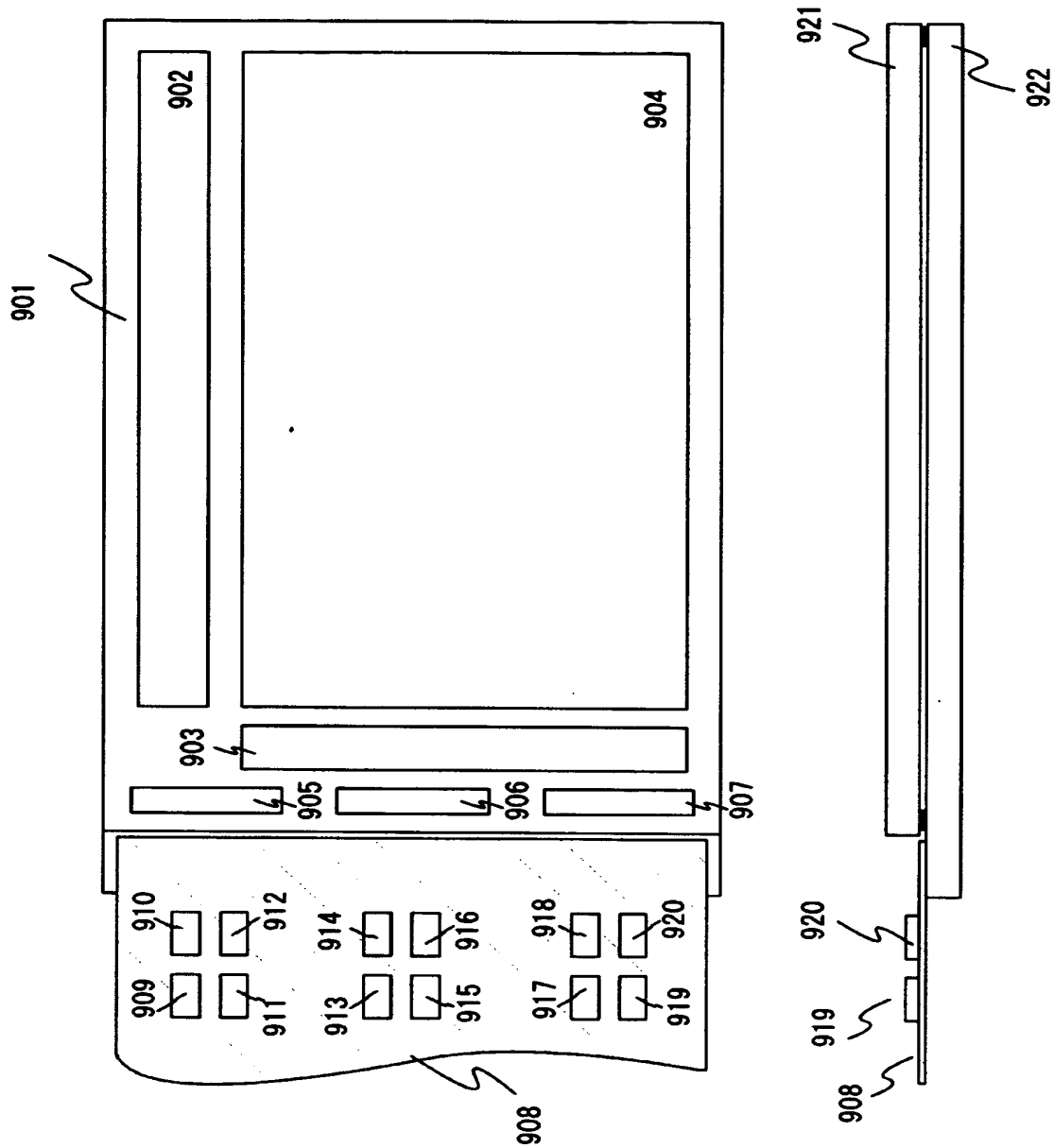
【図 7】



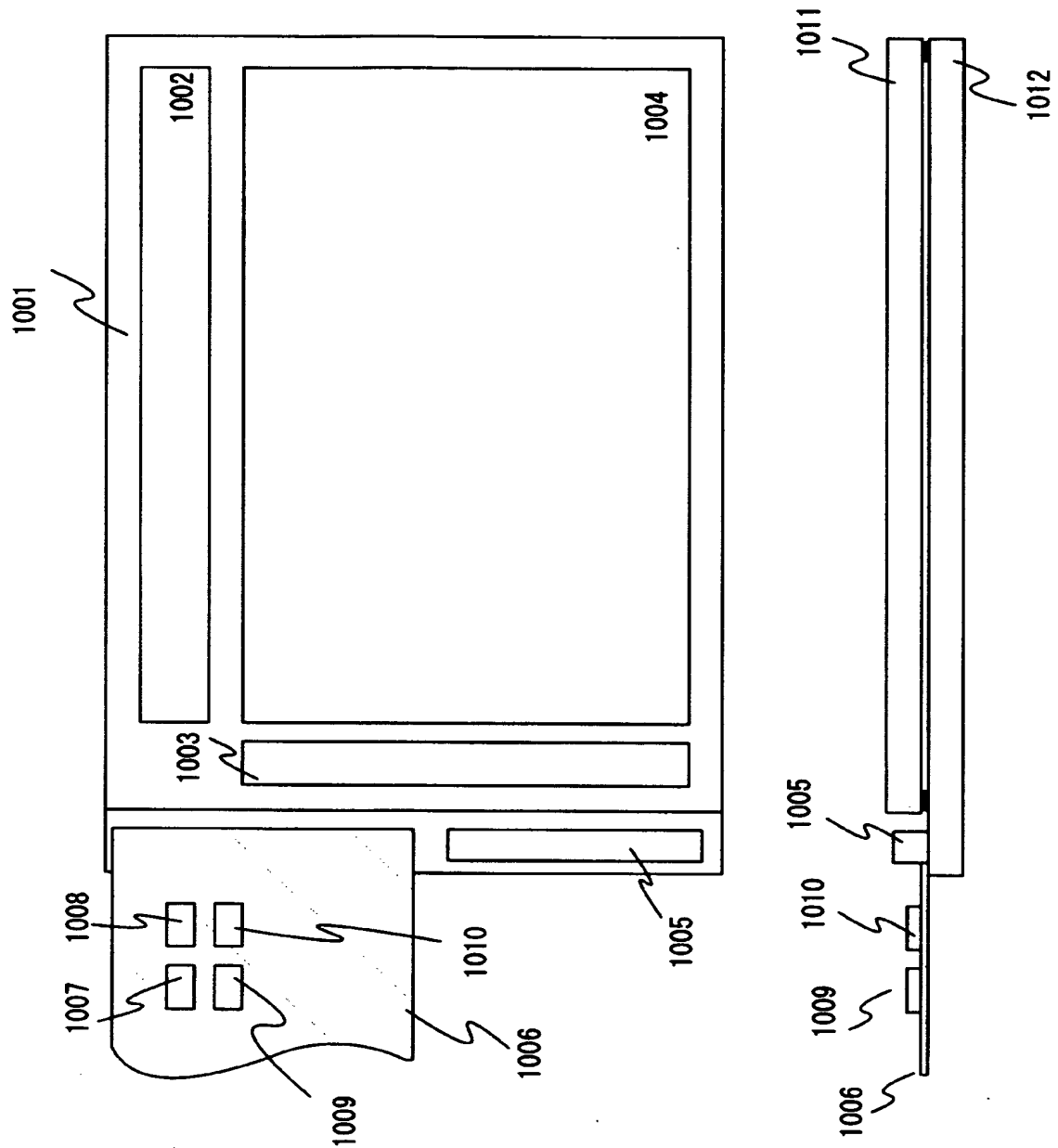
【図 8】



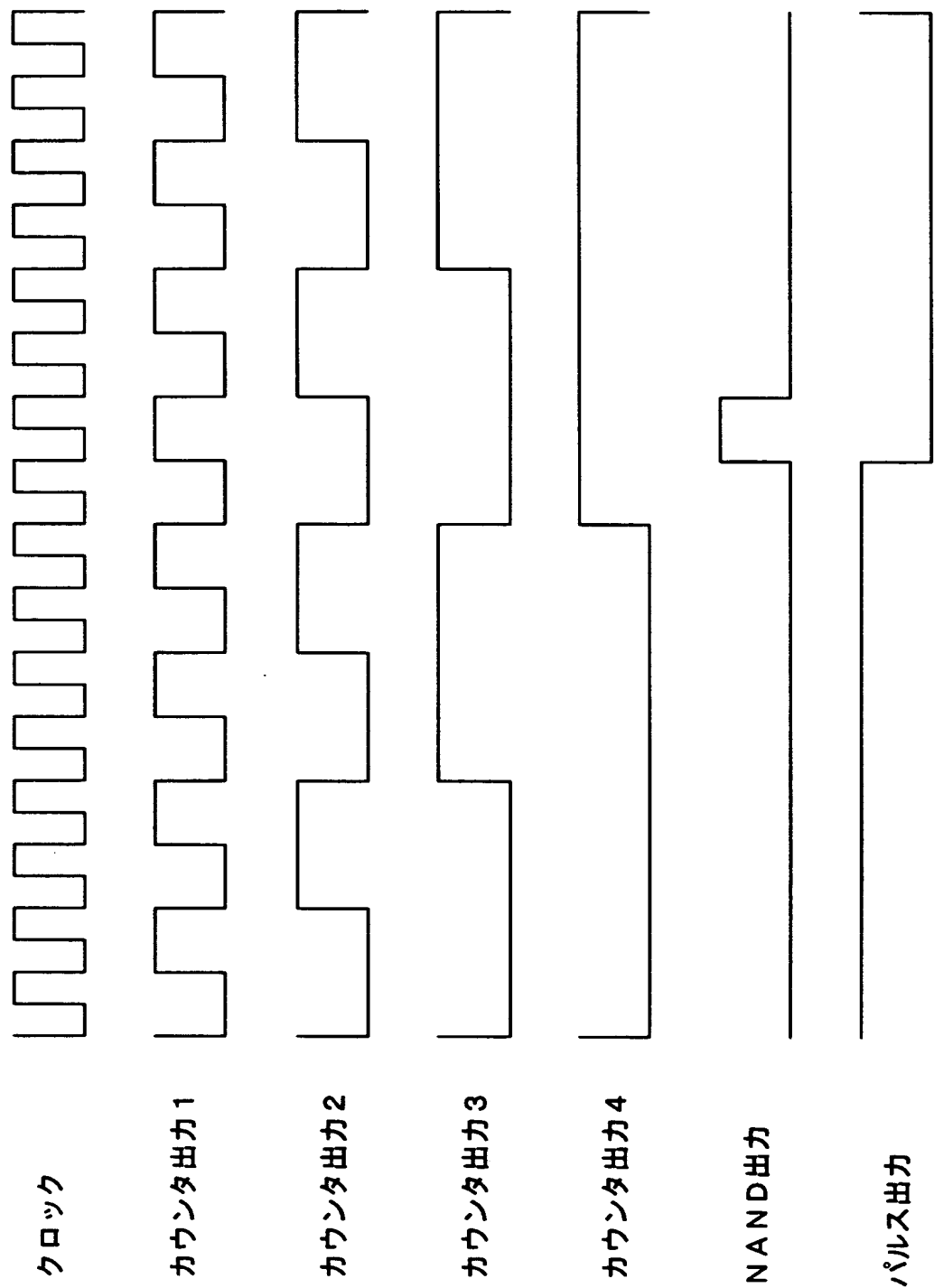
【図 9】



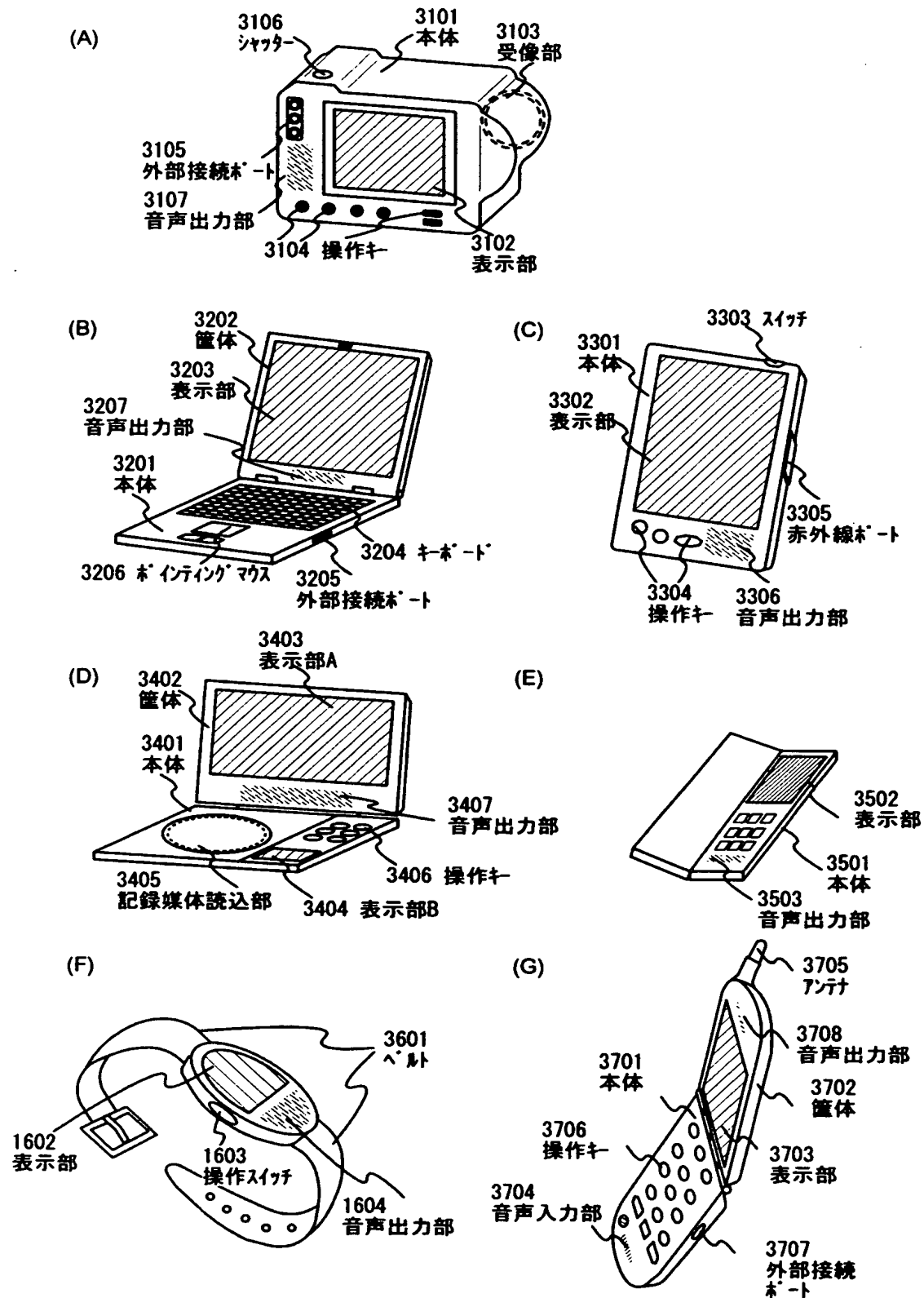
【図 10】



【図 1 1】



【図 12】



【書類名】 要約書

【要約】

【課題】 スイッチングレギュレータ制御回路を有する表示装置において、小型で軽量の表示装置を提供する。

【解決方法】

本発明の表示装置は、スイッチングレギュレータ制御回路を表示装置上に薄膜トランジスタで構成する。デジタルスイッチングレギュレータ制御回路はAD変換回路、CPU、パルス発生回路などよりなる。アナログスイッチングレギュレータ制御回路は誤差増幅回路、三角波発生回路、PWMコンパレータなどからなる。表示装置上に、スイッチングレギュレータ制御回路を一体形成することによって、従来の携帯情報装置において、課題であった携帯情報装置の小型軽量化という問題を解決することが可能になる。

【選択図】 図1

特願 2 0 0 2 - 3 0 5 6 7 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 5 3 8 7 8]

1. 変更年月日
[変更理由]

1 9 9 0 年 8 月 1 7 日
新規登録

住 所
氏 名

神奈川県厚木市長谷 3 9 8 番地
株式会社半導体エネルギー研究所